

Docket No.: 492322016500

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Kiyoshi YONEDA

Application No.: 10/790,250

Confirmation No.: 9889

Filed: March 2, 2004

Art Unit: 2821

For: ELECTROLUMINESCENT DISPLAY DEVICE Examiner: Not Yet Assigned

SUBMISSION OF CERTIFIED FOREIGN PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2003-055335	March 3, 2003

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: July 6, 2004

Respectfully submitted,

By 

Barry E. Bretschneider

Registration No.: 28,055

MORRISON & FOERSTER LLP

1650 Tysons Boulevard, Suite 300

McLean, Virginia 22102

(706) 760-7743

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 3 日
Date of Application:

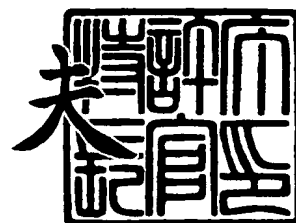
出 願 番 号 特 願 2 0 0 3 - 0 5 5 3 3 5
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 5 5 3 3 5]

出 願 人 三 洋 電 機 株 式 有 限 公 司
Applicant(s):

2 0 0 4 年 2 月 1 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 1 1 1 1 0

【書類名】 特許願

【整理番号】 RSL1030015

【提出日】 平成15年 3月 3日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

【氏名】 米田 清

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【電話番号】 0276-30-3151

【選任した代理人】

【識別番号】 100091605

【弁理士】

【氏名又は名称】 岡田 敬

【手数料の表示】

【予納台帳番号】 077770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904682

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エレクトロルミネッセンス表示装置

【特許請求の範囲】

【請求項 1】 複数の画素を備え、各画素は、ゲート信号に応じて各画素を選択するための画素選択用トランジスタと、エレクトロルミネッセンス素子と、前記画素選択用トランジスタを通して供給される表示信号に応じて前記エレクトロルミネッセンス素子を駆動する駆動用トランジスタとを有し、各画素毎に前記駆動用トランジスタを複数個に分割して配置し、分割された各駆動トランジスタに対応するように前記エレクトロルミネッセンス素子を分割して配置したことを特徴とするエレクトロルミネッセンス表示装置。

【請求項 2】 前記エレクトロルミネッセンス素子のアノードが前記分割された各駆動トランジスタに対応するように分割されていることを特徴とする請求項 1 記載のエレクトロルミネッセンス表示装置。

【請求項 3】 前記駆動用トランジスタは 4 個を分割して配置されていることを特徴とする請求項 1 又は請求項 2 記載のエレクトロルミネッセンス表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はエレクトロルミネッセンス表示装置に関し、各画素毎に、画素選択用トランジスタと、エレクトロルミネッセンス素子を電流駆動するための駆動用トランジスタと、を有するエレクトロルミネッセンス表示装置に関する。

【0002】

【従来の技術】

近年、有機エレクトロルミネッセンス (Organic Electro Luminescence : 以下「有機 E L」と略称する) 素子を用いた有機 E L 表示装置は、C R T や L C D に代わる表示装置として注目されている。特に、有機 E L 素子を駆動させるスイッチング素子として薄膜トランジスタ (Thin Film Transistor : 以下、「T F T」と略称する) を備えた有機 E L 表示装置が開発されている。

【0003】

図3に、有機EL表示パネル内の一画素の等価回路図を示す。実際の有機EL表示パネルでは、この画素がn行m列のマトリクスに多数配置されている。ゲート信号Gnを供給するゲート信号線50と、表示信号Dmを供給するドレイン信号線51とが互いに交差している。

【0004】

それらの両信号線の交差点付近には、有機EL素子52及びこの有機EL素子52を駆動する駆動用TFT53、画素を選択するための画素選択用TFT54が配置されている。

【0005】

駆動用TFT53のソースには、電源ライン55から正電源電圧PVddが供給されている。また、そのドレインは有機EL素子53のアノード（陽極）に接続されている。有機EL素子53のカソード（陰極）には負電源電圧CVが供給されている。

【0006】

画素選択用TFT54のゲートにはゲート信号線50が接続されることによりゲート信号Gnが供給され、そのドレイン54dにはドレイン信号線51が接続され、表示信号Dmが供給される。画素選択用TFT54のソース54sは駆動用TFT53のゲートに接続されている。ここで、ゲート信号Gnは不図示の垂直ドライバ回路から出力される。表示信号Dmは不図示の水平ドライバ回路から出力される。

【0007】

また、駆動用TFT53のゲートには保持容量Csが接続されている。保持容量Csは表示信号Dmに応じた電荷を保持することにより、1フィールド期間、表示画素の表示信号を保持するために設けられている。

【0008】

上述した構成のEL表示装置の動作を説明する。ゲート信号Gnが一水平期間ハイレベルになると、画素選択用TFT54がオンする。すると、ドレイン信号線51から表示信号Dmが画素選択用TFT54を通して、駆動用TFT53の

ゲートに印加される。

【0009】

そして、そのゲートに供給された表示信号D_mに応じて、駆動用TFT53のコンダクタンスが変化し、それに応じた駆動電流が駆動用TFT53を通して有機EL素子52に供給され、有機EL素子52が点灯する。そのゲートに供給された表示信号D_mに応じて、駆動用TFT53がオフ状態の場合には、駆動用TFT53には電流が流れないため、有機EL素子52も消灯する。

【0010】

なお、関連する先行技術文献には、例えば以下の特許文献1がある。

【0011】

【特許文献1】

特開2002-175029号公報

【0012】

【発明が解決しようとする課題】

しかしながら、製造上の原因から駆動用TFT53の特性、例えばそのしきい値電圧(threshold voltage)が画素間でばらつくため、画素毎に駆動用TFT53の電流駆動能力が異なってしまう。このため、画素毎に有機EL素子52の発光輝度が異なり、その結果、有機EL表示パネルの表示むらが生じるおそれがあった。

【0013】

【課題を解決するための手段】

本発明は上述した課題に鑑みてなされたものであり、複数の画素を備え、各画素は、ゲート信号に応じて各画素を選択するための画素選択用トランジスタと、エレクトロルミネッセンス素子と、前記画素選択用トランジスタを通して供給される表示信号に応じて前記エレクトロルミネッセンス素子を駆動する駆動用トランジスタとを有し、各画素毎に前記駆動用トランジスタを複数個に分割して配置し、分割された各駆動トランジスタに対応するように前記エレクトロルミネッセンス素子を分割して配置したことを特徴とする。

【0014】

これにより、画素間での駆動トランジスタの特性ばらつきが少なくなるため、有機EL表示パネルの表示むらを防止することができる。

【0015】

【発明の実施の形態】

次に、本発明の実施形態に係る有機EL表示装置について図面を参照しながら詳細に説明する。図1は、この有機EL表示装置を構成している一画素の等価回路図である。

【0016】

ゲート信号Gnを供給するゲート信号線10と、表示信号Dmを供給するドレイン信号線11とが互いに交差している。そして、画素内に4つに分割されたPチャンネル型の駆動用TFT12, 13, 14, 15が配置され、これらの駆動用TFT12, 13, 14, 15のそれぞれのドレインに分割された有機EL素子16, 17, 18, 19のアノード（陽極）が接続されている。そして、駆動用TFT12, 13, 14, 15の共通ソースには、正電源電圧PVddが供給された電源ライン20が接続されている。有機EL素子16, 17, 18, 19のカソード（陰極）は共通であり、負電源電圧CVが供給されている。

【0017】

また、Nチャンネル型の画素選択用TFT21のゲートにはゲート信号線10が接続されることによりゲート信号Gnが供給され、そのドレイン21dにはドレイン信号線11が接続され、表示信号Dmが供給される。画素選択用TFT21のソース21sは、4つの駆動用TFT12, 13, 14, 15のゲートに共通に接続されている。ここで、ゲート信号Gnは不図示の垂直ドライバ回路から出力される。表示信号Dmは不図示の水平ドライバ回路から出力される。

【0018】

また、4つの駆動用TFT12, 13, 14, 15の共通ゲートには保持容量Csが接続されている。保持容量Csは表示信号Dmに応じた電荷を保持することにより、1フィールド期間、表示画素の表示信号を保持するために設けられている。

【0019】

本実施形態によれば、1つの画素内の駆動用TFTを4つに分割したので、駆動用TFT12, 13, 14, 15の特性が個々にばらついたとしても、そのばらつきは画素内で平均化され、他の画素内の駆動用トランジスタとの間の特性ばらつきが少なくなる。例えば、1つの画素内で分割された駆動用TFT12のしきい値が高くなっても、残りのいずれかの駆動用TFT（例えば駆動用TFT13）のしきい値が適正に低ければ、当該一画素の輝度はそのしきい値が適正に低い駆動用TFT17によって決まる。したがって、画素間の輝度ばらつきを極力小さくすることができる。

【0020】

図2は、係る有機EL表示装置の一画素のパターンレイアウト例を示す図（平面図）である。また、図3は図2のX-X線に沿った断面図である。

【0021】

ゲート信号G_nを供給するゲート信号線10が行方向に延在し、表示信号D_mを供給するドレイン信号線11が行方向に延在し、これらの信号線が互いに立体的に交差している。ゲート信号線10は、クロム層若しくはモリブデン層等から成り、ドレイン信号線11はその上層のアルミニウム層等から成る。

【0022】

画素選択用TFT21はポリシリコンTFTである。この画素選択用TFT21は、ガラス基板等の透明な絶縁性基板100上に形成されたポリシリコン層から成る能動層30上に、ゲート絶縁層（不図示）が形成され、そのゲート絶縁層上に、ゲート信号線10から延びた2つのゲート31, 32が形成され、ダブルゲート構造を成している。

【0023】

また、この画素選択用TFT21のソース21dは、ドレイン信号線11とコタクト33を介して接続されている。画素選択用TFT21のドレイン21sを構成しているポリシリコン層は、保持容量領域に延在され、その上層の保持容量線34は容量絶縁膜を介してオーバーラップしており、このオーバーラップ部分で保持容量C_sが形成されている。

【0024】

そして、画素選択用TFT21のソース21sから延びたポリシリコン層は、4つの駆動用TFT12, 13, 14, 15の共通ゲート35にアルミニウム配線36を介して接続されている。

【0025】

4つの駆動用TFT12, 13, 14, 15はポリシリコンTFTである。ガラス基板等の透明な絶縁性基板100上に形成されたポリシリコン層から成る能動層101上に、ゲート絶縁層102が形成され、そのゲート絶縁層102上に、クロム層若しくはモリブデン層等から成る共通ゲート35が形成されている。共通ゲート35上には層間絶縁層103が形成されている。

【0026】

駆動用TFT12, 13, 14, 15の各ソースにはコンタクト37を介して、正電源電圧PVddが供給された電源ライン20が、共通に接続されている。例えば、駆動用TFT12のソース12sは電源ライン20に接続されている。また、駆動用TFT12, 13, 14, 15の各ドレインは、それぞれ有機EL素子16, 17, 18, 19の各アノード40, 41, 42, 43に接続されている。各アノード40, 41, 42, 43は、分割されたITOから構成されている。

【0027】

例えば、駆動用TFT12のドレイン12dはコンタクト38を介して、有機EL素子16のアノード40に接続されている。この上に、ホール輸送層44、発光層45、電子輸送層46が積層され、さらにこの上にカソード47が形成されている。カソード47は、有機EL素子16, 17, 18, 19に共通である。

【0028】

なお、本実施形態では、駆動用TFT及び有機EL素子を4つに分割しているが、分割の数は必要に応じて適宜変更することができる。また、駆動用TFT及び有機EL素子を分割することで画素面積は増加するが、それらの素子の微細化の進展により、画素面積は十分小さくできる。

【0029】

【発明の効果】

本発明によれば、一画素内で、駆動トランジスタを分割したので、画素間での駆動トランジスタの特性ばらつきが少なくなるため、有機EL表示パネルの表示むらを防止することができる。

【図面の簡単な説明】**【図1】**

本発明の実施形態に係るエレクトロルミネッセンス表示装置の等価回路図である。

【図2】

本発明の実施形態に係るエレクトロルミネッセンス表示装置のパターンレイアウト図である。

【図3】

図2のX-X線に沿った断面図である。

【図4】

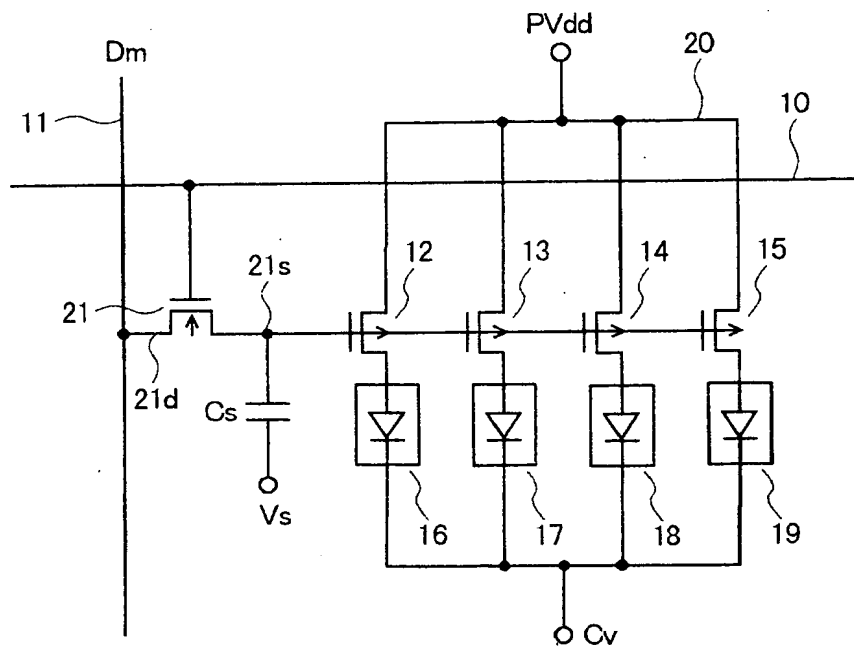
従来例に係るエレクトロルミネッセンス表示装置の等価回路図である。

【符号の説明】

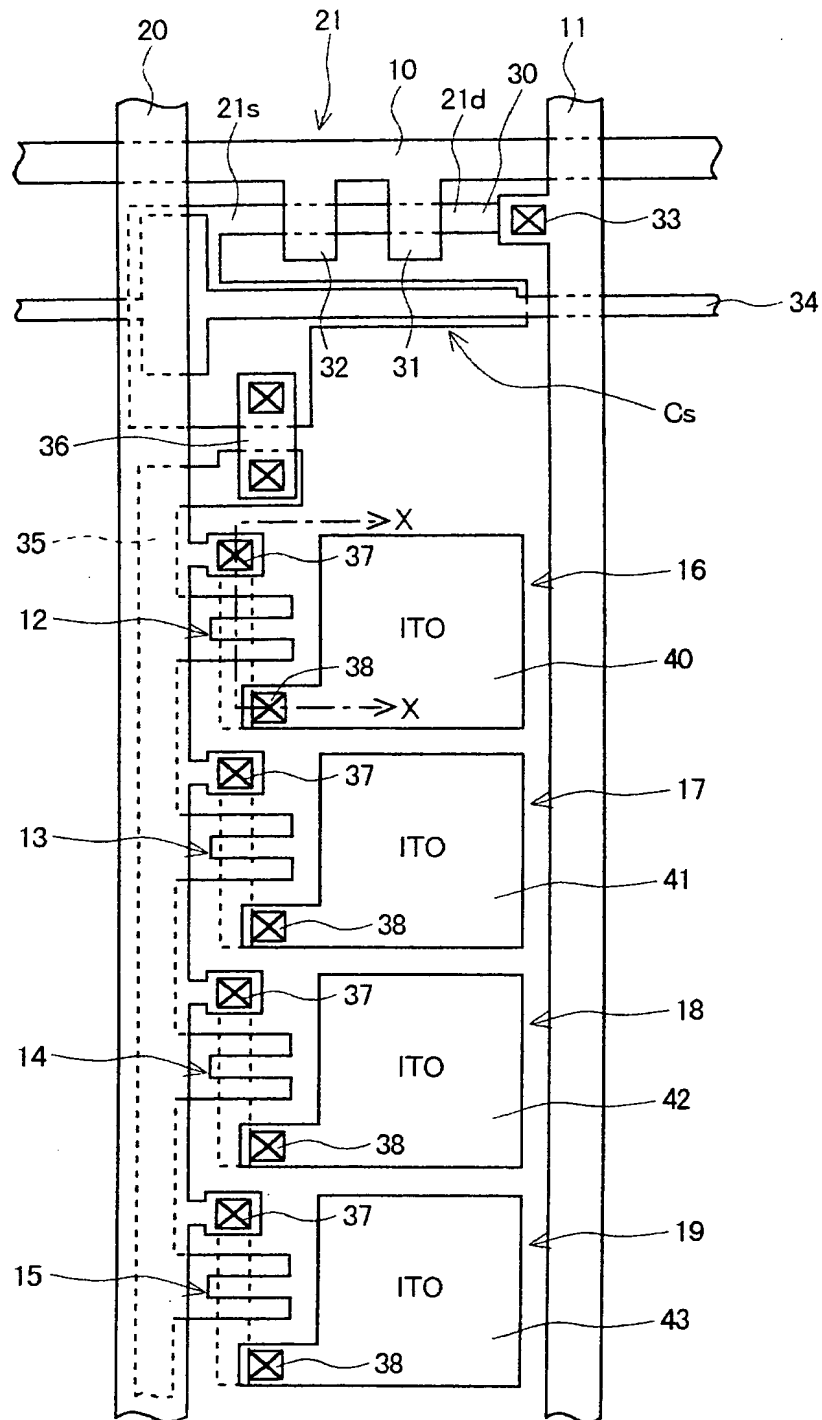
1 0	ゲート信号線	1 1	ドレイン信号線		
1 2, 1 3, 1 4, 1 5	駆動用T F T				
1 6, 1 7, 1 8, 1 9	有機E L 素子	2 0	電源ライン		
2 1	画素選択用T F T	3 0	能動層		
3 1, 3 2	ゲート	3 3	コンタクト	3 4	保持容量線
3 5	共通ゲート	3 6	アルミニウム配線		
3 7, 3 8	コンタクト	4 0, 4 1, 4 2, 4 3	アノード		
4 4	ホール輸送層	4 5	発光層	4 6	電子輸送層
4 7	カソード	1 0 0	絶縁性基板	1 0 1	能動層
1 0 2	ゲート絶縁層	1 0 3	層間絶縁層		

【書類名】 図面

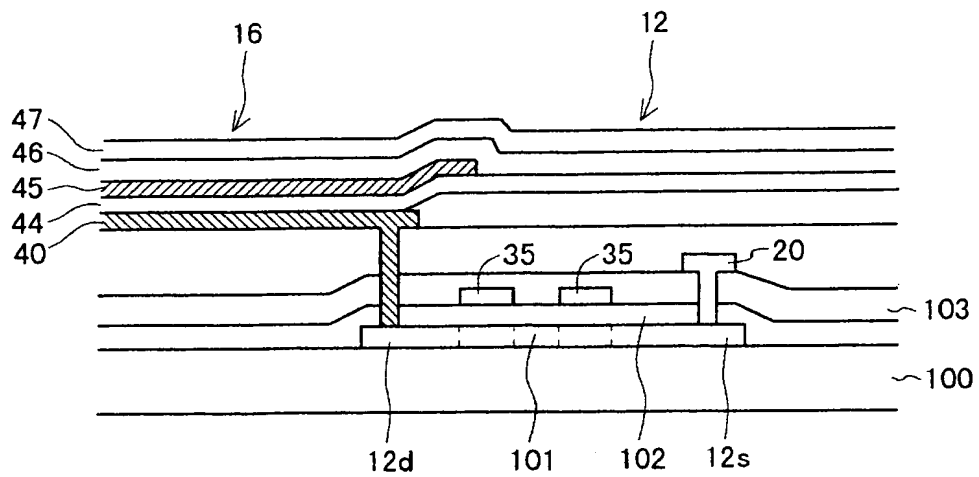
【図 1】



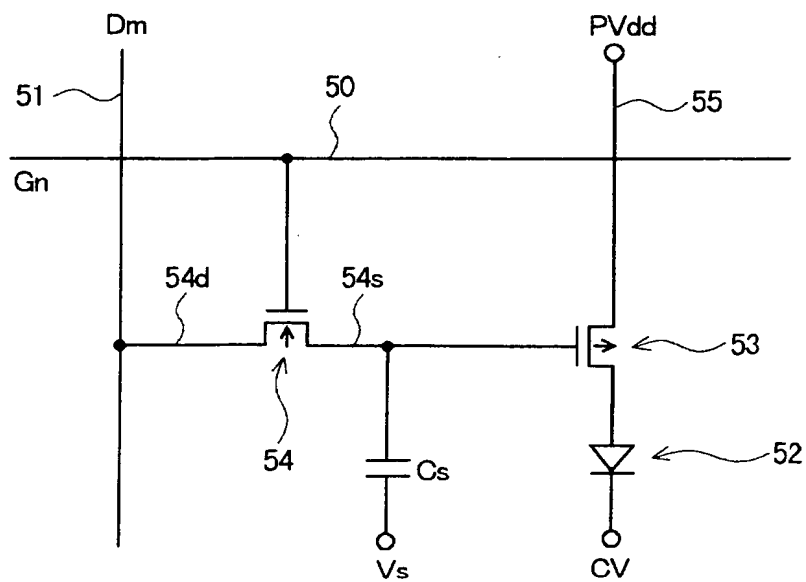
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】画素間での駆動トランジスタの特性ばらつきが少なくし、有機E L表示パネルの表示むらを防止する。

【解決手段】ゲート信号G_nを供給するゲート信号線1 0と、表示信号D_mを供給するドレイン信号線1 1とが互いに交差している。そして、画素内に4つに分割されたPチャネル型の駆動用T F T 1 2, 1 3, 1 4, 1 5が配置され、これらの駆動用T F T 1 2, 1 3, 1 4, 1 5のそれぞれのドレインに分割された有機E L素子1 6, 1 7, 1 8, 1 9のアノード（陽極）が接続されている。そして、これらの駆動用T F T 1 2, 1 3, 1 4, 1 5の共通ゲートには、画素選択用T F T 2 1が接続されている。

【選択図】 図1

特願 2 0 0 3 - 0 5 5 3 3 5

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 8 8 9]

1. 変更年月日	1 9 9 3 年 1 0 月 2 0 日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通 2 丁目 5 番 5 号
氏 名	三洋電機株式会社